

DIGITAL 기본회로(1)

우리는 DIGITAL SIGNAL의 본질 및 이에 의한 DATA의 표현방식 등을 알아보았는데 이제부터는 DIGITAL SIGNAL을 처리하는 기본장치에 대해서 설명하겠다.

1. DIGITAL SIGNAL의 발생

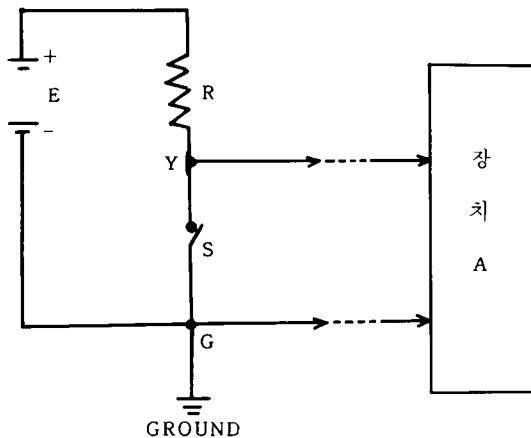


그림 1. 스위치에 의한 DIGITAL신호의 발생

그림 1에 아주 간단한 스위치회로를 구성하였는데 이것이 DIGITAL SIGNAL을 발생시키는 가장 간단한 전기회로의 예가 된다. 전원전지 E, 저항 R 및 스위치 S를 간단히 직렬로 연결하였다. S를 OFF 상태로 하면 R을 흐르는 전류는 없으므로 R에서의 전압강하가 없다. 따라서 G-Y의 전압차는 5V가 되어 HIGH VOLTAGE가 된다.

반대로 S를 ON 상태로 하면 G-Y의 전압차는 당연히 0V가 되어 LOW VOLTAGE가 된다. 다시 말하면 G를 GROUND(공통접지)로 하여 Y에서 발생되는 전압신호를 다른장치에 DIGITAL SIGNAL로서 전달할 수 있으며 스위치를 OFF 또는 ON함으로써 SIGNAL을 HIGH 또는 LOW VOLTAGE로 할 수 있다.

위의 설명에서는 Y에서 장치A로, 장치A에서 Y로 흐르는 전류가 없는 경우였으나 실제로에는 어느정도 전류가 흐르게 된다. 또한 S가 ON일때의 스위치 접촉저항이라던가 OFF에서의 절연저항은 어느정도 있는 것이므로, 5V와 0V가 정확하게 발생하는 것은 아니다. 그렇지만 R을 적당히 선택함으로써 Y의 SIGNAL을 장치A에 입력시킨 상태(즉 Y↔A간의 전류가 흐르는 상태)에서 Y의 전압을 5V 및 0V에 근사한 전압으로 유지할 수 있다.

예를 들어서 Y가 HIGH VOLTAGE인 경우(스위치 OFF) Y에서 장치A로 흐르는 전류가 1mA 미만이고, HIGH VOLTAGE를 최저 4V 이상으로 유지코자 한다면 R을 통한 전압강하는 1V미만이어야 한다. 따라서 R은 1KΩ이내이어야 한다.(S의 절연저항도 생각하여야 하지만 실제는 ∞ 에

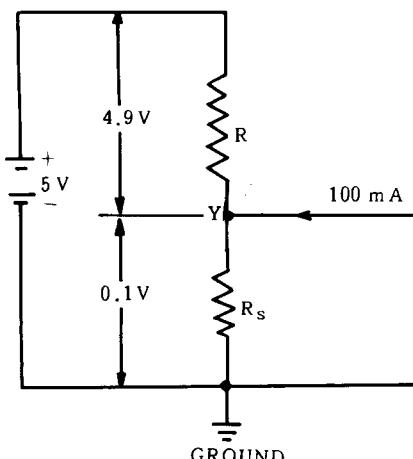


그림 2. 스위치회로의 분석
(ON인 경우)

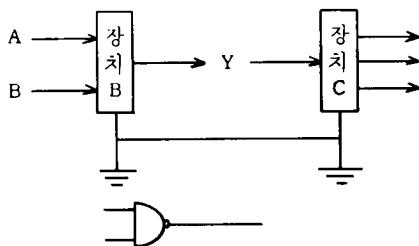
가까우므로 별 문제가 되지 않는다. (절연저항이 $0.1 M\Omega$ 인 경우 R 은 어느정도이어야 하는지 분석해 보기 바란다)

R 을 $1 K\Omega$ 으로 하고(스위치 ON), Y가 LOW VOLTAGE인 경우, $A \rightarrow Y \rightarrow S \rightarrow GROUND$ 로 흐르는 전류가 $100mA$ 인데, LOW VOLTAGE를 $0.1V$ 이하로 하려면 스위치 접촉저항은 얼마까지 허용될까?

그림 2의 회로를 분석해보자. R 을 통한 전압강하가 $4.9V$ 이므로 $R \rightarrow Y$ 로 흐르는 전류는 $49mA$ 이고 R_S 를 흐르는 전류는 $4.9 + 100 = 104.9mA$ 가 된다. R_S 에서의 전압강하는 $0.1V$ 이므로 $R_S = 0.1V / 104.9mA \approx 0.95\Omega$. 즉 스위치의 접촉저항은 0.95Ω 이내이어야 하는데 웬만한 스위치는 이런 정도의 조건은 충분히 만족될 수 있을 것이다.

이상에서 DIGITAL SIGNAL을 발생시켜 다른 장치로 전달하는 상태에서 HIGH VOLTAGE, LOW VOLTAGE의 범위, 장치A의 입력 특성(전류)을 분석하였다. 장치A의 입력 특성 및 스위치 등의 조건때문에 HIGH VOLTAGE 및 LOW VOLTAGE를 $5V$ 및 $0V$ 로 정확하게 유지할 수 없다는 것을 알 수 있다. 그러나 위의 예에서는 HIGH VOLTAGE를 $4V \sim 5V$ 범위로, LOW VOLTAGE를 $0V \sim 0.1V$ 범위로 정확히 유지할 수 있도록 R 및 스위치를 쉽게 선택할 수 있었다. 이런 점이 바로 DIGITAL SIGNAL의 강점인 것이다.

2. NAND GATE



Ⓐ NAND GATE SYMBOL

입력		출력
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

Ⓑ NAND GATE의 진가표

그림 3. NAND GATE

DIGITAL SIGNAL을 처리하는 전기회로는 진공관, 트랜ジ스터, 다이오드, 저항등 개별소자로 구성할 수 있다. (이는 물론 ANALOG에서도 마찬가지이다)

그러나 개별소자에 의한 DIGITAL 회로는 복잡하기 이를테 없으므로 이미 만들어진 기본회로가 있는 것으로 생각하자.

예컨대 그림 3에서 장치B는 외부로부터 신호A, B를 받아 신호Y를 출력하는데 그 관계는 진가표와 같다.

“H”를 “1”, “L”을 “0”으로 표현한 POSITIVE LOGIC SYSTEM에서 출력Y는 입력A, B의 곱의 반대인 것에 주의하자.

다시 말해서 신호A, B, Y는 각기 “0”이거나 “1”이며 출력Y는 입력A, B를 각기 대수값으로 보고 이를 곱하여 얻은 결과가 “0”이면 “1”이고, 결과가 “1”이면 “0”이 된다. 이렇게 고안된 장치를 NOT-AND GATE(간단히 NAND GATE)라 부른다. 이 NAND GATE는 실제로 구성하기 가장 간단한 회로이며 또한 가장 많이 응용되는 GATE이기도 하다.

다음호에서는 이 NAND GATE를 수납하고 있는 실제 장치의 예와 응용예를 계속하고자 한다.