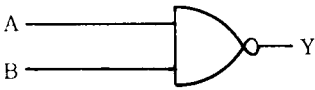
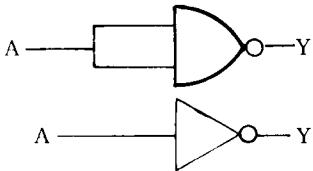


DIGITAL 기본회로(3)



입력 출력		
A	B	Y
0	0	1
0	1	1
1	0	1
0	0	0

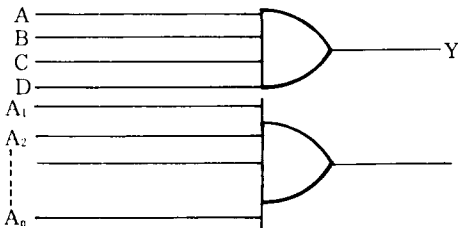
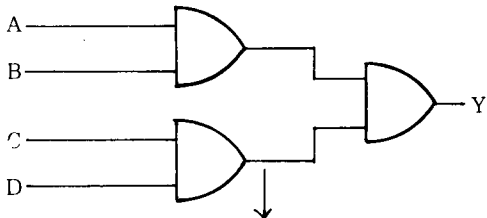
<표 4-1> NAND GATE의 진가표



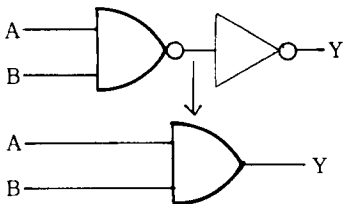
입력 출력	
A	Y
0	1
1	0

NOT GATE SYMBOL

<표 4-2> NOT GATE의 진가표



<그림 4-1> AND GATE 결선에



입력 출력		
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	0

AND GATE의 SYMBOL

<표 4-3> AND GATE의 진가표

4. NOT GATE 및 AND GATE

진호에서 설명한 NAND GATE의 입출력 상호 관계를 다시 정리하면 <표 4-1>과 같이 되는데 이것을 NAND GATE의 진가표(TRUTH TABLE)라고 부른다.

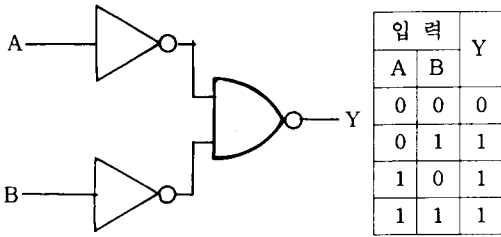
이번에는 NAND GATE의 2개의 입력을 공통으로 접속하였을 경우를 생각해 보자. 입력 A가 1이면 출력 Y는 0, 입력 A가 0이면 출력 Y는 1이 되는 것을 알 수 있다.(NAND GATE 진가표 참조) 결국 <표 4-2>의 그림은 출력이 입력의 반대가 되는 장치가 된 것이며 이를 NOT GATE 혹은 INVERTER라 부른다.

입력이 여러개인 GATE AND GATE 3개를 왼쪽과 같이 연결하면 입력이 4개이고 출력이 1개인 LOGIC GATE가 된다. 3개의 AND GATE는 각기 그 입력의 어느 하나라도 0이되면 그 출력이 0이 되므로 (AND GATE의 진가표 참조) 입력 A, B, C, D가운데 어느 하나라도 00 있으면 출력 Y는 0이 되고 A, B, C, D가 모두 1인 경우에만 출력이 1이 된다. 이를 식으로 표시하면 $Y = A \times B \times C \times D$ 될 것이다.

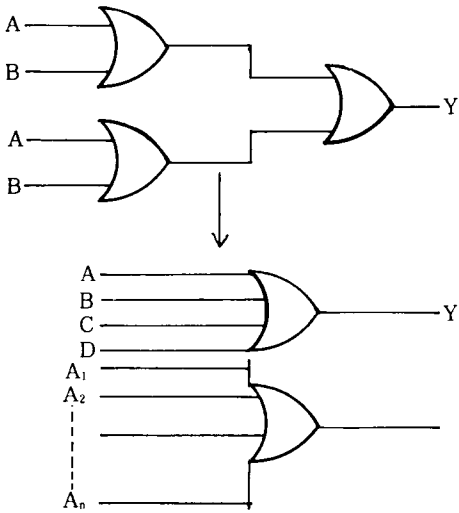
입력이 n개인 AND GATE의 출력 Y는 입력이 모두 1일때만 1이 되고 입력 중 어느 한개라도 0이 있으면 출력은 0이 된다. 따라서 이 장치도 모든 입력이 1인가를 알아 맞추는 장치가 될 수 있다.

<그림 4-1>은 A, B, C, D가 각기 1001일때는 출력이 1이 되고 기타의 경우에는 0이 되는 장치이다. NAND GATE의 출력에 NOT GATE를 연결하면 그 입력과 출력의 관계가 <표 4-3>과 같아 진다. 입력 A, B와 출력 Y의 관계를 잘 살펴보면 A, B, Y SIGNAL의 내용 "1" 혹은 "0"을 수치로 생각하고 A와 B를 곱하면 Y가 됨을 알 수 있다. AND GATE라는 명칭이 붙여진 것은 이런 이유 때문인 것이고 이를 수식으로 표현하면 $Y = A \times B$ 의 관계가 된다.

A가 0일때 Y가 1이고 A가 1일때 Y=0 이면 수



<표 5-1> OR GATE의 진가표



<그림 5-2> OR GATE 결선에

식으로 $Y = \overline{\overline{A} \times \overline{B}}$ 가 되는데 이는 NOT GATE의 진가표를 표시하는 관계식이 된다. NAND GATE의 진가표는 수식으로 $Y = \overline{A \times B}$ 가 되는 것을 확인해 보기 바란다.

5. OR GATE

왼쪽 그림에서는 NAND GATE의 입력쪽에 NOT GATE를 접속하였다. NOT GATE 및 NAND GATE의 진가표를 기초로하여 A, B, Y의 관계를 살펴보면 <표 5-1>과 같이 된다. 이 표에서 위의 세가지 경우에는 수식으로 $Y = A + B$ 가 되는 것이 틀림없다. 네번째 경우 $A + B = 2$ 가 되지만 DIGITAL SIGNAL에서는 실제로 "0"과 "1"만 있으므로 합한 결과값이 2가 되면 1로 해석하기로 하고 $Y = A + B$ 가 네가지 경우에 모두 성립하는 것으로 보자 식 $Y = A + B$ 가 성립되는 장치를 OR GATE라고 부른다.

OR GATE를 <그림 5-2>처럼 연결하면 입력이 4이고 출력이 한개인 GATE가 되는데 어느 OR GATE에 있어서도 입력가운데 1이 있으면 그 출력은 1이 되는 것이므로(OR GATE의 진가표 참조) 입력 A, B, C, D가운데 어느 한나라도 1이 있으면 출력 Y는 1이 된다. 또한 입력 A, B, C, D가 모두 0이면 출력 Y는 0이 된다. 이를 식으로 표시하면 $Y = A + B + C + D$ 가 된다.(우변의 합계가 1이상인 경우 이를 1로 본다)

입력이 n개인 OR GATE의 출력 Y는 모든 입력이 0일때만 0이되고 입력 가운데 1이 있으면 출력은 1이 된다. 따라서 이 장치는 모든 입력이 0인가를 확인하는 장치가 된다.

이상에서 언급한 LOGIC GATE는 7400 FAMILY가 수납하고 있는 NAND GATE를 1개 혹은 2개 이상 접속하여 만들 수 있다. 실제 DIGITAL 장치를 설계할 때는 여분의 NAND GATE가 있을 때는 7400을 그대로 사용하지만 메이커에서 NOT GATE나 AND GATE등을 별도의 IC로서 조립 생산하므로 골라 쓰면된다.

예컨데 7404 FAMILY는 6개의 NOT GATE를, 7408 FAMILY는 4개의 AND GATE를, 7432 FAMILY는 4개의 OR GATE를 수납하고 있다. 또한 7421 FAMILY는 입력이 4개인 AND GATE를 2개 수납하고 있다.

각각의 핀 배치는 아래 그림과 같이 정해져 있으니 참고하기 바란다.

